

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-160151

(43)Date of publication of application : 25.06.1993

(51)Int.Cl. H01L 21/336

H01L 29/784

H01L 21/20

H01L 21/268

H01L 21/324

H01L 27/12

(21)Application number : 03-084661 (71)Applicant : FUJI XEROX CO LTD

(22)Date of filing : 25.03.1991 (72)Inventor : ASAI ICHIRO

KATO SUKEJI

(54) MANUFACTURE OF THIN FILM TRANSISTOR

(57)Abstract:

PURPOSE: To get a highly equal and high-performance polycrystalline Si TFT by applying a specified first energy density beam, and next, applying a specified second energy density beam when crystallizing an a-Si layer by the application of an excimer laser thereby making it into a polycrystalline Si layer.

CONSTITUTION: The amorphous silicon (a-Si) layer stacked on an insulating substrate 11 is polycrystallized by the application of an excimer laser so as to manufacture a film transistor as a polycrystalline Si layer 12. In that case, when polycrystallizing the a-Si layer by the application of an excimer laser thereby making it into a polycrystalline Si layer 12, in the first place, a first energy density beam, which is higher than the threshold energy density at which the a-Si layer crystallizes and becomes polycrystalline Si and lower than the energy density at

which the surface flatness of the polycrystalline Si layer crystallized from the a-layer becomes 40%, is applied to it. Next, a second energy density beam, which can fuse the defects remaining inside the grain of the polycrystalline Si layer made by the first energy density beam and on the boundary of the grain, is applied to it.

LEGAL STATUS [Date of request for examination] 11.12.1997

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3114226

[Date of registration] 29.09.2000

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] In the manufacture approach of the thin film transistor which crystalizes the amorphous silicon (henceforth "a-Si") layer deposited on the insulating substrate by the exposure of excimer laser, and is used as a polycrystalline silicon (henceforth "poly-Si") layer In case said a-Si layer is crystallized by the exposure of excimer laser and it considers as a poly-Si layer Are higher than the threshold energy density which said a-Si layer crystallizes and serves as a poly-Si layer. And the 1st energy density light lower than the energy density from which the surface surface smoothness of the poly-Si layer crystallized from said a-Si layer becomes 40% is irradiated. Next, the manufacture approach of the thin film transistor characterized by irradiating the 2nd energy density light which

may fuse the defect which remains in the interior of a grain and the grain boundary of said poly-Si layer which were formed of said 1st energy density light.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Industrial Application] Especially this invention relates to the thin film transistor using a poly-Si layer, and its manufacture approach with respect to the manufacture approach of a semiconductor device.

[0002]

[Description of the Prior Art] There is a excimer laser annealing technique as a technique which forms a poly-Si thin film transistor (henceforth "TFT") on insulating substrates, such as glass. This is the technique in which the a-Si layer deposited on the substrate tends to be crystallized by excimer laser, and it obtains a good poly-Si layer. As a technique of manufacturing a poly-Si layer using the conventional excimer laser annealing "High-Performance by KSera etc. TFT's Fabricated by XeCl Excimer LaserAnnealing of Hydrogenated

Amorphous-Silicon Film, "IEEE Trans . ElectronDevice and vol.ED -36, no 12 pp.2868-2872 Dec There are some which are shown in 1989. The manufacture approach of conventional poly-SiTFT using the poly-Si layer which crystallized such an a-Si layer and was used as the poly-Si layer is explained using drawing 1 .

[0003] Deposit an a-Si layer on a substrate 11 first, anneal this by the excimer laser of monoenergy consistency light, and it considers as the poly-Si layer 12 (drawing 1 - (a)). After carrying out patterning of this poly-Si layer 12 to island shape furthermore, the sequential deposition of gate dielectric film (SiO_2) 13 and the poly-Si layer is carried out. After carrying out patterning of this poly-Si layer and considering as the gate electrode 14 (drawing 1 - (b)), the ion implantation of the gate electrode 14 is carried out and carried out to a mask, and (Source S) drain (D) sections 16 and 17 are formed (drawing 1 - (c)). Then, the interlayer insulation film 15 was deposited, opening of the contact section for wiring was carried out to this S that carried out the ion implantation, and the D sections 16 and 17, and aluminum was considered as wiring 18 and 19 deposition and by carrying out patterning (drawing 1 - (d)). Finally it protected by the passivation film 20, such as SiN_x , (drawing 1 - (e)).

[0004] However, by such conventional production approach, it had the fault that many properties of NMOS in a substrate and each PMOS TFT tend to become

uneven. For example, although the electric field effect mobility μ increases while exposure energy-density J of laser increases, as shown in drawing 4, the variation within a substrate becomes remarkable in NMOSTFT. Moreover, like drawing 5, the proof pressure V_{bd} between (Source S) (drains D) decreases with the increment in energy-density J , especially the variation of that of PMOSTFT becomes remarkable. The inclination of this PMOSTFT receives a leak current value. Therefore, when it produces by the exposure approach of the conventional laser, if NMOS and PMOS irradiate high electric field effect mobility with the method of profit, and a comparatively high energy density, aggravation of V_{bd} or a leak current value will produce them with generating of the variation in a property. Therefore, it was difficult to produce the device which has high electric field effect mobility in high homogeneity.

[0005]

[Problem(s) to be Solved by the Invention] This invention improves the fault of such a conventional technique, and offers high homogeneity and highly efficient poly-SiTFT.

[0006]

[Means for Solving the Problem] In the manufacture approach of TFT which this invention crystallizes the a-Si layer deposited on the insulating substrate by the exposure of excimer laser, and is used as a poly-Si layer In case said a-Si layer

is crystallized by the exposure of excimer laser and it considers as a poly-Si layer. Are higher than the threshold energy density which said a-Si layer crystallizes and serves as a poly-Si layer. And the 1st energy density light lower than the energy density from which the surface surface smoothness of the poly-Si layer crystallized from said a-Si layer becomes 40% is irradiated. Next, it is characterized by irradiating the 2nd energy density light which may fuse the defect which remains in the interior of a grain and the grain boundary of said poly-Si layer which were formed of said 1st energy density light.

[0007] Here, when TAVE and the maximum thickness are set to TMAX and the minimum thickness is set to TMIN, the following formulas define average thickness as surface surface smoothness.

Surface surface smoothness (%) = $(TMAX - TMIN) / TAVE \times 100$ [0008]

[Function] By this invention, it is higher than the threshold energy density which an a-Si layer crystallizes first and serves as a poly-Si layer, and the surface surface smoothness of the poly-Si layer crystallized from said a-Si layer determines the magnitude of the good grain in a poly-Si layer by irradiating the 1st energy density light lower than the energy density used as 40%.

[0009] As for the poly-Si layer produced at this process, many defects of the interior of a grain and a grain boundary remain. Then, the number of defects inside a poly-Si layer can be reduced by changing into a poly-Si layer the part

which was a defect by irradiating the 2nd energy density light which may fuse the defect which remains in this interior of a grain, and a grain boundary.

[0010]

[Example] An example explains to a detail below. Except a excimer laser annealing process, since it is the same as previous drawing 1 , it explains using drawing 1 . first -- the quartz substrate 11 top -- LPCVD -- the 1000A a-Si layer was deposited in 550-degreeC by law. This was made into the poly-Si layer 12 by excimer laser (KrF, oscillation wavelength of $\lambda = 248\text{nm}$). In this case, it considered as the poly-Si layer, and the whole substrate surface was first irradiated with the beam of energy-density 270 mJ/cm^2 , and the whole substrate surface was continuously irradiated again with the beam of energy-density 450 mJ/cm^2 (drawing 1 - (a)). then, this poly-Si layer 12 -- island shape -- patterning -- carrying out -- a it top -- as gate dielectric film 13 -- LPCVD -- law -- 1000A SiO₂ -- depositing -- the same -- LPCVD -- the 3000A poly-Si layer was deposited by law, patterning of the up poly-Si layer was carried out, and it considered as the gate electrode 14 (drawing 1 - (b)). then, this gate electrode -- a mask -- an ion implantation -- carrying out -- source-drain regions 16 and 17 -- forming (drawing 1 - (c)) -- as an interlayer insulation film 15 -- LPCVD -- after depositing 7000A SiO₂ by law, opening of the contact section for wiring was carried out. Next, after performing a hydrogen treating in 350-degreeC, AlSiCu

was carried out deposition and patterning and it considered as wiring 18 and 19 (drawing 1 - (d)). Finally patterning of the 1-micrometer SiNx was deposited and carried out with p-CVD method, and it considered as the protective coat 20 (drawing 1 - (e)).

[0011] Thus, the property of the electric field effect mobility μ of poly-SiTFT which annealed and was made from two or more energy density light is shown in drawing 2 , and the property of the proof pressure V_{bd} between source drains is shown in drawing 3 . Although the electric field effect mobility μ is small [NMOS and PMOS] about 20%, it is realized in the form where the variation in a substrate was moreover reduced for $\mu = 60 \text{ cm}^2/\text{V-s}$ and a sufficiently high value by NMOS. Moreover, the proof pressure V_{bd} between source drains shown in drawing 5 improved remarkably, it is equalized and this inclination was seen also about many properties of other leak current values and threshold electrical potential differences. Therefore, when annealed with two or more energy density light in this way, it turned out that many of other properties are moreover made to improve and equalize, and it gets, having sufficiently high electric field effect mobility.

[0012] He can understand the reason which brought about the improvement in general and equalization of such a property from observation of the poly-Si layer cross section by the transmission electron microscope (henceforth "TEM")

shown in drawing 6 . (a) of drawing 6 is the monoenergy consistency light of 270 mJ/cm² (b). It is the mimetic diagram of the poly-Si layer cross section at the time of annealing respectively with the monoenergy consistency light of 450 mJ/cm². Each grain which constitutes a poly-Si layer with the increment in energy density becomes large, and the interior of a grain and a grain boundary become clear. However, surface surface smoothness deteriorates in connection with this.

[0013] On the other hand, the case of the example mentioned above is shown in drawing 6 (c). The defect of the interior of a grain or a grain boundary can be fused without already changing most surface surface smoothness by the energy density light of 270 mJ/cm² irradiated previously with the energy density light of 450 mJ/cm² which the magnitude of a grain is determined and irradiates a degree. Therefore, since the defect of the interior of a grain or a grain boundary is decreased without worsening surface surface smoothness, many properties of TFT improve. And rather than the case where an independent exposure is carried out with a high energy-density light of 450 mJ/cm², it is considered that it has stopped receiving the variation in the energy distribution in a laser beam. In addition, the very high energy density before and behind 1000 mJ/cm² is required at excimer laser to carry out melting of the single crystal silicon, and since ** is considered not to be poly-Si-ized about a defective part, but to take

the structure near a-Si in the example of this invention, melting is possible only for a defective part with an energy density light comparatively lower than poly-Si.

[0014] The energy density (270 mJ/cm²) of the 1st energy density light which should irradiate the a-Si layer in the above-mentioned example is the energy density between the threshold energy density which an a-Si layer crystallizes and serves as a poly-Si layer, and the energy density from which the surface smoothness of the poly-Si layer crystallized from the a-Si layer becomes 40%.

[0015] It asked for the threshold energy density ETH (180 mJ/cm²) which the a-Si layer which is the former crystallizes and serves as a poly-Si layer from the energy density dependency of the X diffraction reinforcement (111) (peak) of the poly-Si layer obtained after irradiating excimer laser at the a-Si layer of the example shown in drawing 7 . In drawing 7 , it turns out that the crystallinity of the grain which constitutes a poly-Si layer is improving bordering on the threshold energy density ETH (180 mJ/cm²) as energy density becomes large.

[0016] Moreover, it asked for the energy density from which the surface surface smoothness which is the latter becomes 40% or less from the poly-Si layer cross section by TEM.

[0017] The 2nd energy density luminous energy consistency needs to irradiate energy density required to fuse the defect of the interior of a grain, and a grain

boundary. an example -- the 2nd energy density luminous energy consistency -- 450 mJ/cm² -- carrying out -- the 1st energy density light -- 180 mJ/cm² -- although enlarged, energy density [at least] bigger two or more 30 mJ/cm than the 1st energy density is required. In addition, when the energy density difference between $J = 270 + 270$, the exposure of same energy density light called $J = 450 + 450$, 1st energy density light called $J = 270 + 290$, and the 2nd energy density light is small, the TFT property is determined by the 1st energy density light, and the effectiveness of equalization is very small.

[0018] Effectiveness with this invention same also not only on condition that the conditions of the example described above but the following is acquired.

1. The thing of other oscillation wavelength, such as not only KrF but XeCl and ArF, is sufficient as excimer laser equipment.
2. -- the formation approach of a-Si -- LPCVD -- it did not remain only in law but could be formed with other p-CVD methods, the sputtering method, and vacuum deposition.
3. As a substrate, an insulating substrate called not only a quartz substrate but other sapphire, glass, or organic films may be used.
4. The exposure of a multistage story is also effective rather than it called it the 1st [two steps of not only exposures, the 1st energy density light / 2nd energy density light, but] energy density light / 2nd energy density light / 3rd energy

density light / 4th energy density light like this example about irradiating two or more energy-density light.

5. Moreover, when irradiating a multistage energy-density light about 4 to what was already poly-Si-ized by furnace annealing instead of the 1st energy density light exposure, it is effective similarly.

[0019]

[Effect of the Invention] According to the excimer laser annealing process of this invention, the defect of the interior of a grain or a grain boundary can be decreased without a poly-Si layer changing most surface surface smoothness, NMOS and PMOSTFT of poly-SiTFT which were made using this poly-Si layer can improve and equalize many properties, such as electric field effect mobility, and, moreover, the property in a substrate can be equalized.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] The production process of poly-SiTFT.

[Drawing 2] The electric field effect mobility of poly-SiTFT obtained according to the example of this invention is shown.

[Drawing 3] The pressure-proofing between source drains of poly-SiTFT obtained according to the example of this invention is shown.

[Drawing 4] The energy density dependence of the electric field effect mobility of poly-SiTFT obtained by the conventional technique is shown.

[Drawing 5] The energy density dependence of the pressure-proofing between source drains of poly-SiTFT obtained by the conventional technique is shown.

[Drawing 6] The mimetic diagram of a poly-Si cross section having shown how the grain of poly-Si obtained would change with exposure approaches of excimer laser.

[Drawing 7] The energy density dependence of X diffraction reinforcement is shown.

[Description of Notations]

11 Substrate

12 Poly-Si Layer

13 Gate Dielectric Film

14 Gate Electrode

15 Interlayer Insulation Film

16 17 Source-drain region

19 18 Wiring

20 Passivation Film

(51)Int.Cl.⁵

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 21/336

29/784

21/20

21/268

9171-4M

A 8617-4M

9056-4M

H 0 1 L 29/ 78

3 1 1 Y

審査請求 未請求 請求項の数 1 (全 8 頁) 最終頁に続く

(21)出願番号

特願平3-84661

(22)出願日

平成3年(1991)3月25日

(71)出願人 000005496

富士ゼロックス株式会社

東京都港区赤坂三丁目3番5号

(72)発明者 浅井 市郎

神奈川県海老名市本郷2274番地富士ゼロックス株式会社海老名事業所内

(72)発明者 加藤 典司

神奈川県海老名市本郷2274番地富士ゼロックス株式会社海老名事業所内

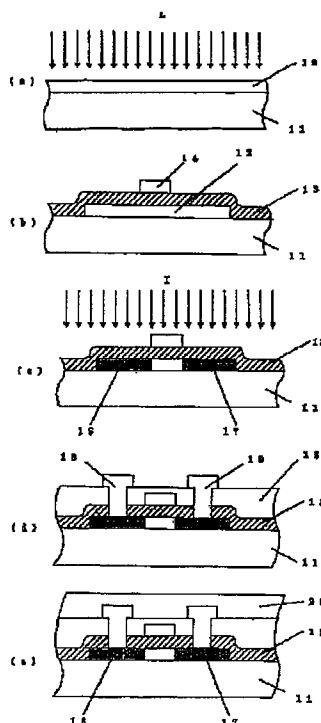
(74)代理人 弁理士 小田 富士雄 (外1名)

(54)【発明の名称】 薄膜トランジスタの製造方法

(57)【要約】

【目的】本発明は、高均一・高性能なpoly-Si TFTを提供するものである。

【構成】本発明は、絶縁性基板上に堆積したアモルファスシリコン（以下「a-Si」という）層をエキシマレーザの照射により結晶化し多結晶シリコン（以下「poly-Si」という）層とする薄膜トランジスタの製造方法において、前記a-Si層をエキシマレーザの照射により結晶化しpoly-Si層とする際に、前記a-Si層が結晶化しpoly-Si層となるしきい値エネルギー密度より高く、かつ前記a-Si層から結晶化したpoly-Si層の表面平坦性が40%となるエネルギー密度より低い第1のエネルギー密度光を照射し、次に前記第1のエネルギー密度光によって形成された前記poly-Si層のグレイン内部およびグレイン境界に残る欠陥を溶融しうる第2のエネルギー密度光を照射することを特徴とする。



【特許請求の範囲】

【請求項1】絶縁性基板上に堆積したアモルファスシリコン（以下「a-Si」という）層をエキシマレーザの照射により結晶化し多結晶シリコン（以下「poly-Si」という）層とする薄膜トランジスタの製造方法において、

前記a-Si層をエキシマレーザの照射により結晶化しpoly-Si層とする際に、前記a-Si層が結晶化しpoly-Si層となるしきい値エネルギー密度より高く、かつ前記a-Si層から結晶化したpoly-Si層の表面平坦性が40%となるエネルギー密度より低い第1のエネルギー密度光を照射し、次に前記第1のエネルギー密度光によって形成された前記poly-Si層のグレイン内部およびグレイン境界に残る欠陥を溶融しうる第2のエネルギー密度光を照射することを特徴とする薄膜トランジスタの製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体装置の製造方法に係わり、特にpoly-Si層を用いた薄膜トランジスタおよびその製造方法に関する。

【0002】

【従来の技術】ガラスなどの絶縁性基板上にpoly-Si薄膜トランジスタ（以下「TFT」という）を形成する技術として、エキシマレーザアニール技術がある。これは基板上に堆積されたa-Si層をエキシマレーザにより結晶化し、良好なpoly-Si層を得ようとする技術である。従来のエキシマレーザアニールを利用してpoly-Si層を製造する技術としては、K. Serr a等による”High-Performance TFT's Fabricated by XeCl Excimer Laser Annealing of Hydrogenated Amorphous-Silicon Film,” IEEE Trans. Electron Device, vol. ED-36, no. 12, pp. 2868-2872 Dec 1989. に示すものがある。この様なa-Si層を結晶化しpoly-Si層としたpoly-Si層を用いた従来のpoly-Si TFTの製造方法を図1を用いて説明する。

【0003】先ず基板11上にa-Si層を堆積し、これを単一エネルギー密度光のエキシマレーザでアニールしてpoly-Si層12とし（図1-(a)）、さらにこのpoly-Si層12を島状にパターニングした後、ゲート絶縁膜(SiO₂)13、poly-Si層を順次堆積し、このpoly-Si層をパターニングしてゲート電極14とした後（図1-(b)）、ゲート電極14をマスクにしイオン注入しソース(S)・ドレイン(D)部16、17を形成する（図1-(c)）。続いて、層間絶縁膜15を堆積し、このイオン注入した

S、D部16、17に配線のためのコンタクト部を開口し、A1を堆積・パターニングすることにより配線18、19とした（図1-(d)）。最後にSiN_xなどのパッシベーション膜20で保護した（図1-(e)）。

【0004】しかし、このような従来の作製方法では、基板内のNMOS、PMOS各TFTの諸特性が不均一となりやすいという欠点をもっていた。例えば図4に示すようにレーザの照射エネルギー密度Jが増加するとともに電界効果移動度μは増加するが、基板内でのバラツキがNMOSTFTにおいて著しくなる。また図5のように、ソース(S)・ドレイン(D)間耐圧V_{bd}はエネルギー密度Jの増加とともに減少し、特にPMOSTFTのそのバラツキは著しくなる。このPMOSTFTの傾向はリーク電流値に対してもみられる。従って従来のレーザの照射方法で作製した場合、NMOS、PMOSともに、高い電界効果移動度を得ようと比較的高いエネルギー密度で照射すると特性のバラツキの発生とともにV_{bd}やリーク電流値の悪化が生じてしまう。従って高均一に、高い電界効果移動度をもつデバイスを作製することが困難であった。

【0005】

【発明が解決しようとする課題】本発明は、このような従来技術の欠点を改良し、高均一・高性能なpoly-Si TFTを提供するものである。

【0006】

【課題を解決するための手段】本発明は、絶縁性基板上に堆積したa-Si層をエキシマレーザの照射により結晶化しpoly-Si層とするTFTの製造方法において、前記a-Si層をエキシマレーザの照射により結晶化しpoly-Si層とする際に、前記a-Si層が結晶化しpoly-Si層となるしきい値エネルギー密度より高く、かつ前記a-Si層から結晶化したpoly-Si層の表面平坦性が40%となるエネルギー密度より低い第1のエネルギー密度光を照射し、次に前記第1のエネルギー密度光によって形成された前記poly-Si層のグレイン内部およびグレイン境界に残る欠陥を溶融しうる第2のエネルギー密度光を照射することを特徴とする。

【0007】ここで、表面平坦性とは、平均膜厚をT_{AVE}、最大膜厚をT_{MAX}、最小膜厚をT_{MIN}としたとき以下の式によって定義される。

$$\text{表面平坦性 (\%)} = (T_{\text{MAX}} - T_{\text{MIN}}) / T_{\text{AVE}} \times 100$$

【0008】

【作用】本発明では、先ずa-Si層が結晶化しpoly-Si層となるしきい値エネルギー密度よりも高く、かつ前記a-Si層から結晶化したpoly-Si層の表面平坦性が40%となるエネルギー密度より低い第1のエネルギー密度光を照射することで、poly-Si層における良好なグレインの大きさを決定する。

【0009】この工程で作製された poly-Si 層は、グレイン内部およびグレイン境界の欠陥が多く残っている。そこで、このグレイン内部およびグレイン境界に残る欠陥を溶融しうる第2のエネルギー密度光を照射することで欠陥であった部分を poly-Si 層に変えることで poly-Si 層内部の欠陥数を減らすことができる。

【0010】

【実施例】以下実施例にて詳細に説明する。エキシマレーザアニール工程以外は先の図1と同じであるので図1を使って説明する。先ず石英基板11上に、LPCVD法により 550°C にて1000オングストロームの a-Si 層を堆積した。これをエキシマレーザ(KrF , 発振波長 $\lambda=248\text{nm}$)により poly-Si 層12にした。この場合、基板全面をまずエネルギー密度 $270\text{mJ}/\text{cm}^2$ のビームで照射して poly-Si 層とし、続いてエネルギー密度 $450\text{mJ}/\text{cm}^2$ のビームで再度基板全面を照射した(図1-(a))。続いてこの poly-Si 層12を島状にパターニングし、その上にゲート絶縁膜13としてLPCVD法により1000オングストロームの SiO_2 を堆積し、同じくLPCVD法により3000オングストロームの poly-Si 層を堆積し、上部 poly-Si 層をパターニングしてゲート電極14とした(図1-(b))。続いてこのゲート電極をマスクにイオン注入しソース・ドレイン部16, 17を形成し(図1-(c))、層間絶縁膜15としてLPCVD法により7000オングストロームの SiO_2 を堆積した後、配線のためのコンタクト部を開口した。次に水素化処理を 350°C にて行った後、 AlSiCu を堆積・パターニングし配線18, 19とした(図1-(d))。最後に $1\mu\text{m}$ の SiN_x を p-CVD 法で堆積し、パターニングして保護膜20とした(図1-(e))。

【0011】このように、複数のエネルギー密度光でアニールして作られた poly-Si TFT の電界効果移動度 μ の特性を図2に、ソース・ドレイン間耐圧 V_{bd} の特性を図3に示す。電界効果移動度 μ は NMOS , PMOS 共に20%程小さくなっているが NMOS で $\mu=60\text{cm}^2/\text{V}\cdot\text{s}$ と十分高い値がしかも基板内のバラツキが低減された形で実現されている。また図5に示すソース・ドレイン間耐圧 V_{bd} は著しく向上し、均一化されており、この傾向は他のリーク電流値やしきい値電圧といった諸特性についてもみられた。したがって、このように複数のエネルギー密度光でアニールすると、十分高い電界効果移動度をもちながら、しかも他の諸特性を向上・均一化させることがわかった。

【0012】このような特性の全般的向上と均一化をもたらした理由は図6に示した透過型電子顕微鏡(以下「TEM」という)による poly-Si 層断面の観察から理解できる。図6の(a)は $270\text{mJ}/\text{cm}^2$ の

単一エネルギー密度光で、(b)は $450\text{mJ}/\text{cm}^2$ の単一エネルギー密度光で各々アニールした場合の poly-Si 層断面の模式図である。エネルギー密度の増加とともに poly-Si 層を構成する各グレインは大きくなり、グレイン内部やグレイン境界はクリアになってくる。しかしこれにともなって表面の平坦性は劣化してくる。

【0013】一方、前述した実施例の場合を図6(c)に示す。先に照射した $270\text{mJ}/\text{cm}^2$ のエネルギー密度光によって既にグレインの大きさは決定され、次に照射する $450\text{mJ}/\text{cm}^2$ のエネルギー密度光では表面平坦性をほとんど変えることなく、グレイン内部やグレイン境界の欠陥を溶融することができる。従って、表面平坦性を悪化させずに、グレイン内部やグレイン境界の欠陥を減少させるので、 TFT の諸特性は向上する。しかも $450\text{mJ}/\text{cm}^2$ の高いエネルギー密度光で単独照射した場合よりも、レーザビーム内のエネルギー分布のバラツキを受けなくなっているものと考えられる。なおエキシマレーザで単結晶シリコンを溶融させるには $1000\text{mJ}/\text{cm}^2$ 前後の非常に高いエネルギー密度が必要だが、本発明の実施例においては、欠陥部分については poly-Si 化されておらず、 a-Si に近い構造をとるものと考えられるため、 poly-Si よりも比較的低いエネルギー密度光で欠陥部分のみ溶融が可能である。

【0014】上記実施例における a-Si 層に照射すべき第1のエネルギー密度光のエネルギー密度($270\text{mJ}/\text{cm}^2$)は、 a-Si 層が結晶化し poly-Si 層となるしきい値エネルギー密度と a-Si 層から結晶化した poly-Si 層の表面平坦性が40%となるエネルギー密度の間のエネルギー密度である。

【0015】前者である a-Si 層が結晶化し poly-Si 層となるしきい値エネルギー密度 E_{TH} ($180\text{mJ}/\text{cm}^2$)は、図7に示す実施例の a-Si 層にエキシマレーザを照射した後に得られた poly-Si 層のX線回折強度((111)ピーク)のエネルギー密度依存性から求めた。図7ではエネルギー密度が大きくなるにつれ、 poly-Si 層を構成するグレインの結晶性がしきい値エネルギー密度 E_{TH} ($180\text{mJ}/\text{cm}^2$)を境に向上していることがわかる。

【0016】また、後者である表面平坦性が40%以下となるエネルギー密度は、TEMによる poly-Si 層断面から求めた。

【0017】第2のエネルギー密度光のエネルギー密度は、グレイン内部およびグレイン境界の欠陥を溶融するのに必要なエネルギー密度を照射する必要がある。実施例では第2のエネルギー密度光のエネルギー密度を $450\text{mJ}/\text{cm}^2$ とし第1のエネルギー密度光より $180\text{mJ}/\text{cm}^2$ 大きくしたが、少なくとも第1のエネルギー密度よりも $30\text{mJ}/\text{cm}^2$ 以上大きなエネルギー密

度は必要である。なお $J = 270 + 270$ や $J = 450 + 450$ といった同一エネルギー密度光の照射や $J = 270 + 290$ といった第1のエネルギー密度光と第2のエネルギー密度光間のエネルギー密度差が小さい場合は、第1のエネルギー密度光によりTFT特性は決定されており、均一化の効果は非常に小さい。

【0018】本発明は以上述べた実施例の条件に限らず、以下の条件でも同様な効果が得られる。

1. エキシマレーザ装置はKrFに限らずXeClやArF等の他の発振波長のものでもよい。
2. a-Siの形成方法は、LPCVD法だけにとどまらず、他のp-CVD法、スパッタリング法、蒸着法で形成されたものでもよい。
3. 基板としては石英基板のみならず、他のサファイヤやガラスあるいは有機フィルムといった絶縁性基板でもよい。
4. 複数のエネルギー密度光を照射することに関して、本実施例のように第1のエネルギー密度光/第2のエネルギー密度光の2段階の照射のみならず、第1のエネルギー密度光/第2のエネルギー密度光/第3のエネルギー密度光/第4のエネルギー密度光といったより多段階の照射も有効である。
5. また4に関して、第1のエネルギー密度光照射のかわりに炉アニールにより既にpoly-Si化されたものに対して、多段のエネルギー密度光を照射する場合も同様に有効である。

【0019】

【発明の効果】本発明のエキシマレーザアニール工程によれば、poly-Si層は表面平坦性をほとんど変えることなく、グレイン内部やグレイン境界の欠陥を減少

させることができ、このpoly-Si層を用いて作られたpoly-SiTFTのNMOSおよびPMOSTFTともに、電界効果移動度等の諸特性を向上・均一化することができ、しかも基板内の特性は均一化することができる。

【図面の簡単な説明】

【図1】poly-SiTFTの作製プロセス。

【図2】本発明の実施例により得られたpoly-SiTFTの電界効果移動度を示す。

【図3】本発明の実施例により得られたpoly-SiTFTのソース・ドレイン間耐圧を示す。

【図4】従来技術により得られたpoly-SiTFTの電界効果移動度のエネルギー密度依存性を示す。

【図5】従来技術により得られたpoly-SiTFTのソース・ドレイン間耐圧のエネルギー密度依存性を示す。

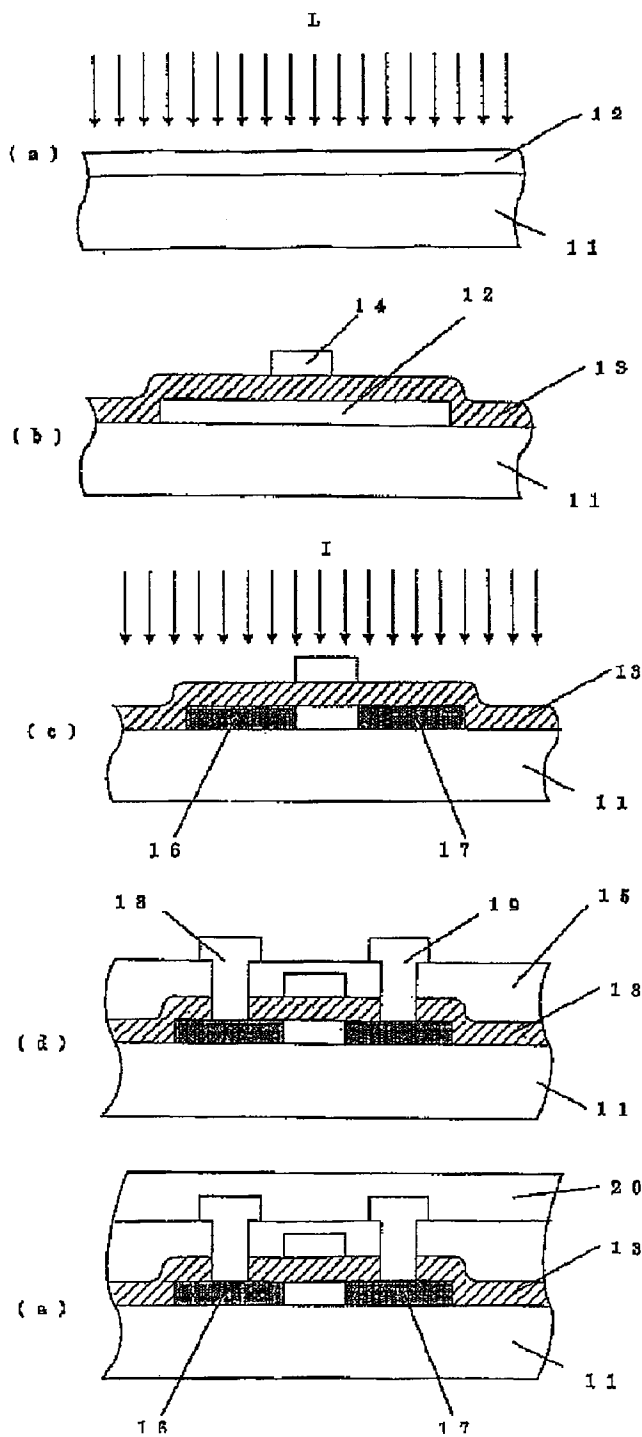
【図6】エキシマレーザの照射方法によって、得られるpoly-Siのグレインがどのように異なるかを示したpoly-Si断面の模式図。

【図7】X線回折強度のエネルギー密度依存性を示す。

【符号の説明】

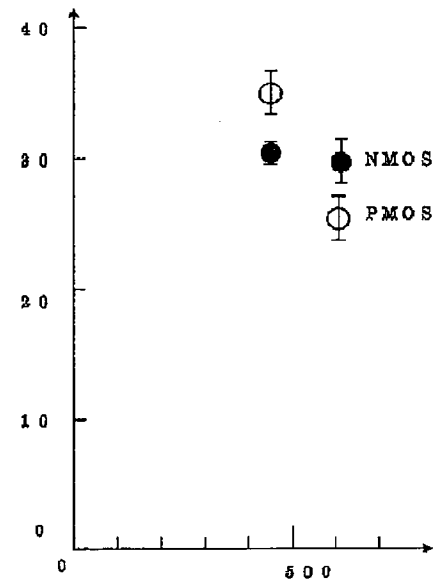
- 11 基板
- 12 poly-Si層
- 13 ゲート絶縁膜
- 14 ゲート電極
- 15 層間絶縁膜
- 16, 17 ソース・ドレイン部
- 19, 18 配線
- 20 パッシベーション膜

【図1】



【図3】

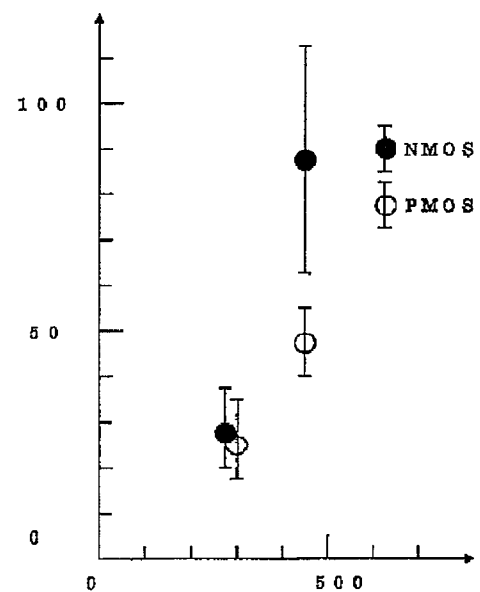
ソース、ドレイン電極耐圧 (Vbd)
[V]



エネルギー密度 J [mJ/cm²]
(第2のエネルギー密度光)

【図4】

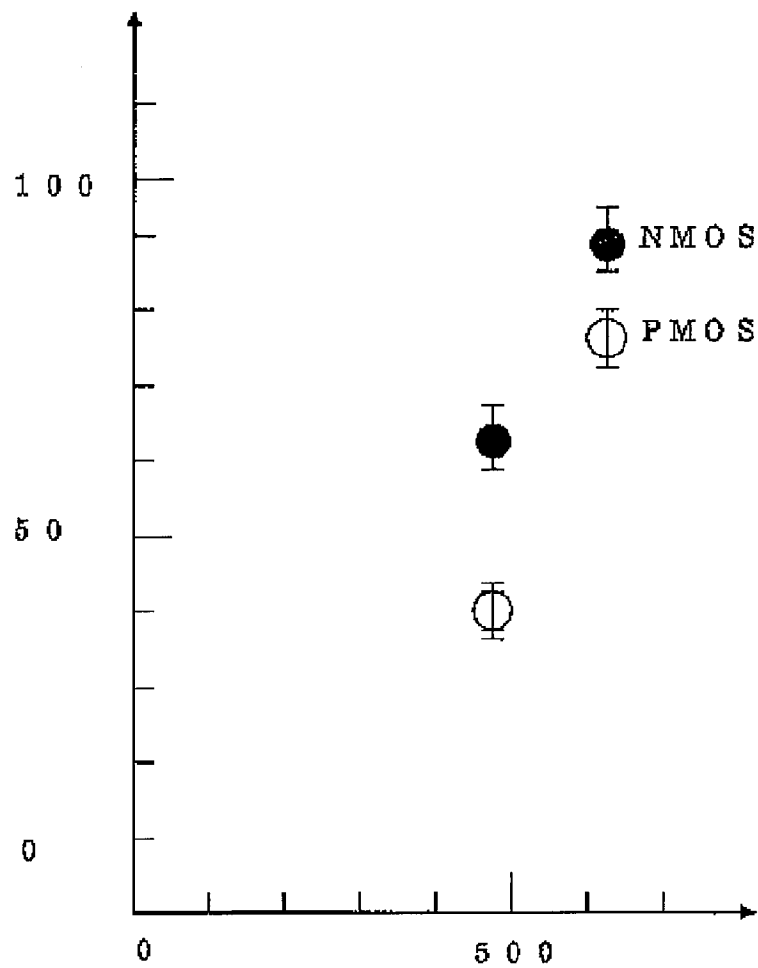
電界効果移動度 (μ)
[cm²/V·s]



エネルギー密度 (J) [mJ/cm²]

【図2】

電界効果移動度 (μ)
[$\text{cm}^2 / \text{V} \cdot \text{s}$]

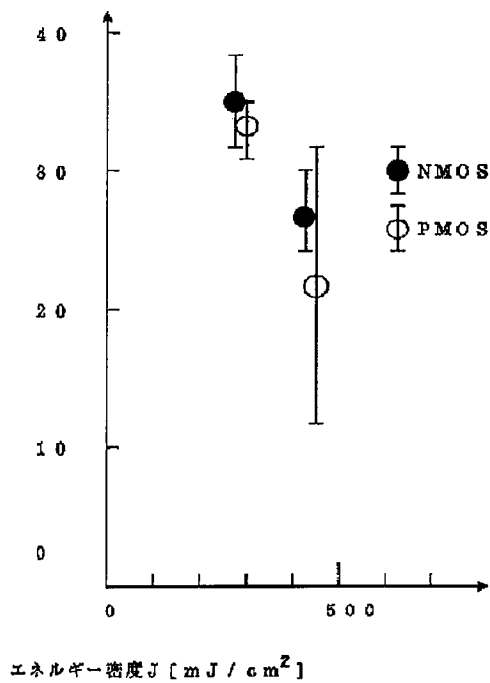


エネルギー密度 J [mJ / cm^2]

(第2のエネルギー密度光)

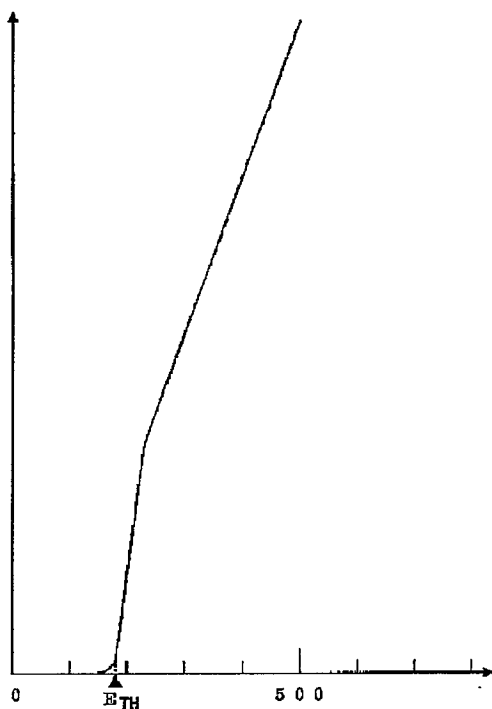
【図5】

ソース、ドレイン電極間耐圧 (V_{bd})
[V]



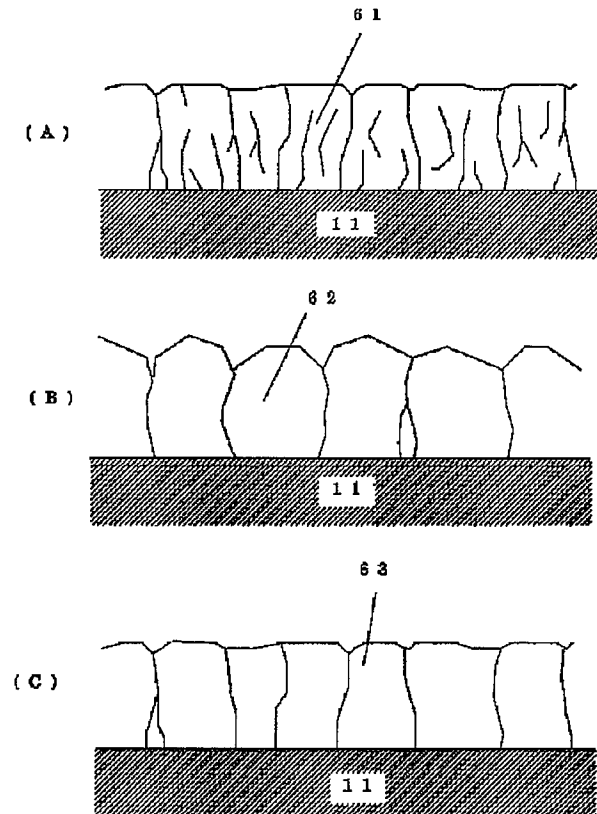
【図7】

K線屈折強度
(任意目盛り)



エネルギー密度 (J) [mJ/cm^2]

【図6】



フロントページの続き

(51)Int.Cl.⁵H 0 1 L 21/324
27/12

識別記号

庁内整理番号

F I

技術表示箇所

Z 8617-4M

Z 8728-4M